G.N. Nazarova, V.V. Elesin, D.I. Sotskov National Research Nuclear University MEPHI, 115409, Moscow, Kashirskoe sh., 31, e-mail: gnnaz@spels.ru, e-mail: vveles@spels.ru, e-mail: disot@spels.ru

An approach to low noise amplifier optimization in Advanced Design System CAD

Keywords: low noise amplifier, ultra high frequency, CAD

An approach to silicon low noise amplifier (LNA) optimization, intended for use in the CAD Advanced Design System, has been presented. The approach is based on a technique using the contour plots of LNA parameters such as operating current, transistor width, impedance-matching circuit elements, minimizing the noise figure of the LNA, and providing sufficient gain and VSWR. The ability to use the models of real silicon passive and active elements, and consider the impact of the bond wires inductance is an advantage of the proposed approach.

LNA optimization procedure consists of three steps. The first step is a schematic selection of the input stage LNA, specifying the operating current and providing input impedance matching. At the second step an optimization procedure with the built-in CAD optimization tools is used to calculate the contour plots of LNA parameters at one frequency point for all implementable set of values of the operating current and the input stage transistor width. Finally, optimal values of selected LNA schematic elements are defined using the calculated contour plots.

The presented approach has been tested at 1,4 GHz LNA design, intended for use in a global positioning system receiver, to be implemented in a 0,35 um SOI CMOS process. The LNA provides a forward gain of 19 dB with a noise figure of only 1.6 dB, VSWR of 1,45 while drawing 60 mW from a 3,3 V supply.

Г.Н. Назарова, В.В. Елесин, Д.И. Сотсков

Национальный исследовательский ядерный университет «МИФИ», Каширское шоссе,31,г. Москва, 115409, Россия, e-mail: gnnaz@spels.ru, e-mail: vveles@spels.ru, e-mail: disot@spels.ru

МЕТОДИКА ОПТИМИЗАЦИИ ПАРАМЕТРОВ МОНОЛИТНЫХ МАЛОШУМЯЩИХ УСИЛИТЕЛЕЙ В САПР

Ключевые слова: малошумящий усилитель, сверхвысокая частота, САПР

Представлена методика оптимизации параметров входного каскада монолитных кремниевых МШУ, реализованная средствами САПР Advanced Design System. В основе методики лежит подход с использованием наглядных контурных графиков, позволяющих определить режимный ток, топологические размеры транзисторов (плотность тока стока) и параметры согласующих элементов, обеспечивающие оптимальные значения коэффициента усиления, коэффициента шума и КСВН. Преимущества представленной методики состоят в возможности использовать модели реальных пассивных и активных элементов кремниевых библиотек и учитывать влияние индуктивностей разварочных проволочек.

Процедура оптимизации МШУ состоит из трех этапов. Первый этап включает выбор электрической схемы входного каскада МШУ, содержащей элементы, задающие рабочий ток транзисторов и обеспечивающие согласование на входе. На втором этапе осуществляется процедура оптимизации параметров МШУ в одной частотной точке для всего практически реализуемого множества значений рабочего тока и ширины транзистора входного каскада. На третьем этапе по представленным на контурных графиках рассчитанным параметрам определяют оптимальные значения элементов электрической схемы МШУ.

Апробация методики проведена при проектировании монолитного МШУ навигационного назначения с центральной частотой 1,4 ГГц для изготовления по КМОП КНИ технологии с нормой 0,35 мкм. МШУ имеет значение коэффициента усиления не менее 19 дБ, коэффициент шума не более 1,6 дБ и КСВН не хуже 1,45 при потребляемой мощности 60 мВт и напряжении питания 3,3 В.

БЕЗОПАСНОСТЬ ИНФОРМАЦИОННЫХ ТЕХНОЛОГИЙ № 3 2016 г.

Малошумящий усилитель (МШУ) является базовым функциональным блоком приемников сантиметрового и миллиметрового диапазонов длин волн, построенных по архитектуре прямого усиления, супергетеродинного и прямого преобразования (direct RF sampling) [1]. Отношение сигнал/шум приемника в первую очередь определяется величиной коэффициента шума (Кш) МШУ. В этой связи в условиях требований постоянного роста скорости передачи информации в системах связи зачастую наиболее критичным становится блок МШУ, ограничивающий интегральные характеристики приемного устройства (чувствительность по входу, диапазон входных частот, динамический диапазон и др.) [2, 3].

Основной задачей при проектировании МШУ является минимизация коэффициента шума (Кш) при выполнении одновременно нескольких условий – достижении приемлемого согласования по входу и выходу на нагрузку 50 Ом, требуемого коэффициента усиления (Ку) в рабочем частотном диапазоне, а также обеспечение устойчивости. Перечисленные параметры в значительной степени определяются входным каскадом МШУ, оптимизация которого имеет высокую трудоемкость [4, 5].

В настоящее время наиболее проработанными являются методы проектирования МШУ, предназначенных для изготовления по арсенид галлиевой (GaAs) технологии [6]. К особенностям проектирования МШУ по кремниевым технологиям следует отнести необходимость учета взаимного влияния элементов топологии, потерь в кремниевой подложке, влияния индуктивностей разварочных проволочек на «землю» ввиду отсутствия сквозных металлизированных отверстий в подложке, что затрудняет оценку достоверности результатов моделирования и предъявляет высокие требования к квалификации разработчика [6].

В настоящей работе рассмотрена методика оптимизации входного каскада МШУ, основанная на подходе с использованием наглядных контурных графиков [7, 8], позволяющих определить режимный ток, топологические размеры транзисторов и номиналы согласующих элементов, обеспечивающие оптимальные значения коэффициента усиления, коэффициента шума и КСВН. Методика реализована средствами САПР Advanced Design System (ADS) и прошла апробацию при проектировании МШУ навигационного назначения для реализации по КМОП технологии на структурах «кремний-на-изоляторе» (КНИ).

Методика оптимизации параметров МШУ

Согласно [7] для входного усилительного каскада МШУ, построенного по схеме «общий исток» с согласующими индуктивностями в затворе и истоке МОП транзистора, коэффициент шума можно оценить по следующему выражению:

$$\mathcal{K}\mathcal{U}[\mathbf{A}\mathbf{B}] = 10\log\left[1 + \frac{R_l}{R_s} + \frac{R_g}{R_s} + \gamma g_{d0}R_s\left(\frac{\omega_0}{\omega_T}\right)^2\right],\qquad(1)$$

где R_s – сопротивление нагрузки по входу 50 Ом, R_l – сопротивление последовательной согласующей индуктивности на входе, R_g – сопротивление затвора МОП транзистора, ω_T – частота единичного усиления транзистора в заданном электрическом режиме, γ – коэффициент теплового шума канала транзистора, g_{d0} - проводимость стока транзистора при нулевом смещении.

В соответствии с выражением (1) снижение Кш при постоянной частоте ω_T обеспечивается уменьшением g_{d0} , R_1 и R_g . Уменьшение g_{d0} достигается снижением плотно-

сти тока стока (увеличением ширины транзистора при постоянном токе стока). Нахождение плотности тока стока и параметров согласующих элементов, обеспечивающих оптимальные значения коэффициента усиления, коэффициента шума и КСВН представляет собой сложную многомерную задачу оптимизации. Один из подходов к решению указанной задачи состоит в реализации процедуры оптимизации МШУ средствами встроенных инструментов оптимизации и параметрической настройки САПР.

Предлагаемая процедура оптимизации МШУ включает три этапа и состоит в поиске таких значений параметров входного каскада (ширина транзисторов (W), рабочий ток стока (Ic), номиналы согласующих индуктивностей), при которых на центральной частоте достигаются требуемые значения параметров коэффициента шума (Кш), коэффициента усиления (Ку), отражения от входа (|S11|). Значения элементов входного каскада, являющиеся параметрами для оптимизации, определяются по контурным графикам зависимости Ку и Кш от значения ширины транзистора (W) и рабочего тока стока (Ic) [8].

Первый этап включает выбор схемы построения входного каскада МШУ, содержащей элементы, задающие рабочий ток транзисторов (цепи смещения) и обеспечивающие согласование на входе по параметрам КСВН и Кш (элементы входной согласующей цепи). На втором этапе в САПР ADS осуществляется процедура оптимизации в одной частотной точке значений Кш, коэффициента отражения по входу (|S11|) и последующий расчет всех параметров МШУ. Далее указанная процедура оптимизации проводится для всего практически реализуемого множества значений рабочего тока и ширины транзистора входного каскада. На третьем этапе по представленным на контурных графиках рассчитанным параметрам определяют оптимальные значения рабочего тока, размеров транзистора и номиналов элементов согласующих цепей входного каскада.

Апробация методики

С применением описанной методики проведено проектирование МШУ с центральной частотой 1,412 ГГц для реализации по КМОП КНИ технологии с нормой 0,35 мкм [9]. МШУ построен по двухкаскадной схеме на п-канальных МОП транзисторах, включенных по схеме «общий исток». Схема расчета и оптимизации МШУ в САПР ADS с установленными элементами для перестройки показана на рисунке 1.



Рис.1. Схема для расчета и оптимизации МШУ в САПР ADS

Входной импеданс и Кш МШУ зависят от значений номиналов индуктивности L1 (Lg) на входе и индуктивности L2 (Ls) в истоке транзистора Q1 первого каскада. Рабочий ток транзистора (Ic) задается источником напряжения Vbias, а ширина транзистора Q1 входного каскада варьируется измерением числа секций затвора ng.

Второй каскад рассчитан на максимальный Ку, межкаскадное согласование осуществляется цепью C2-L5. Выходная параллельная R5-C3 цепь обеспечивает согласование выхода МШУ с сопротивлением 50 Ом в широкой полосе частот. Цепи «земли» первого и второго каскадов реализованы раздельно с целью исключения общей для двух каскадов индуктивности разварочных проволочек на «землю». Значение индуктивностей проволочек (элементы L6, L7) принималась постоянной и равной 0,5 нГн.

На втором этапе для каждого заданного числа секций транзистора ng (параметр «Х») и тока стока (параметр «Іс») проведена оптимизация значений Кш и коэффициента отражения от входа (|S11|) на частоте 1,412 ГГц. Параметрами оптимизации являлись индуктивности Lg и Ls, диапазон перестройки Lg составлял 0,5...15 нГн, диапазон перестройки Ls 0,5...5 нГн.

Целевыми функциями и условиями оптимизации являлись: «Goal1» – выполнение условия Kш < 0,7 дБ (т.е. заведомо минимально возможное значение), «Goal2» - выполнение условия |S11| < -15 дБ. При параметрическом анализе «Sweep1» в диапазоне 2...18 мА с шагом 2 мА изменялся параметр Ic. Указанное значение тока достигается оптимизацией напряжения Vbias (целевая функция «Goal3») по условию: ток в цепи входного каскада «I_Probe2 = Ic». Параметрический анализ «Sweep2» варьирует число секций затвора ng (параметр «X») в диапазоне 10 ... 100 с шагом 10.

На третьем этапе результаты оптимизации представляются на контурных графиках. На рисунке 2 показаны значения Ку, Кш и S11 в зависимости от тока стока и размеров транзистора входного каскада, по которым определены следующие оптимальные параметры МШУ: число секции затвора транзистора «Х» = 50 и «Іс» = 6,5 мА, что соответствует Ку > 19 дБ, Кш < 1,6 дБ, |S11| < -15 дБ на частоте 1,412 ГГц. Соответствую-

щие выбранным соотношениям значения номиналов индуктивностей Lg и Ls составляют 9,5 и 0,5 нГн соответственно, ток стока равен 6,5 мА при напряжении Vbias=0,84 В.



Рис. 2. Расчетные зависимости Ку (а), Кш (б) и |S11| (в) от тока стока Ic и числа секций затвора транзистора ng на частоте 1,412 ГГц

Выводы

Представлена методика оптимизации параметров входного каскада монолитных кремниевых МШУ, реализованная средствами САПР Advanced Design System. В основе методики лежит подход с использованием наглядных контурных графиков, позволяющих определить режимный ток, топологические размеры транзисторов (плотность тока стока) и параметры согласующих элементов, обеспечивающие оптимальные значения коэффициента усиления, коэффициента шума и КСВН. Методика позволяет использовать модели реальных пассивных и активных элементов кремниевых библиотек, учитывать влияние индуктивностей разварочных проволочек. Апробация методики проведена при проектировании монолитного МШУ навигационного назначения для изготовления по КМОП КНИ технологии с нормой 0,35 мкм, имеющего на частоте 1,4 ГГц значение Ку не менее 19 дБ, Кш не более 1,6 дБ и КСВН не хуже 1,45.

Работа частично выполнена в рамках соглашения о предоставлении субсидии между Минобрнауки России и НИЯУ МИФИ от 24 ноября 2014 г. № 14.578.21.0075 (уникальный идентификатор прикладных научных исследований RFMEFI57814X0075).

СПИСОК ЛИТЕРАТУРЫ:

1. Direct RF Sampling GNSS Receiver Design and Jitter Analysis / G. Lamontagne, R. Landry and A. Kouki // Positioning, Vol. 3 No. 4, 2012, pp. 46-61. doi: 10.4236/pos.2012.34007.

2. N.A.Usachev, V.V. Elesin, A.Y. Nikiforov, V. A. Telets / Behavioral approach to design universal UHF RFID reader transceiver ICs / Proc. 29th Int. Conf. on Microelectronics, MIEL 2014, 2014, pp. 405-408.

3. G.N. Nazarova, V.V. Elesin, A.Y. Nikiforov, A. G. Kuznetsov, N. A.Usachev, and G. V. Chukov, "Development perspectives for radiation-hard SHF transmit/receive LSI's for applications of SOI CMOS technology", in Proc. 24th Int. Crimean Conf. Microwave and Telecommunication Technology, CriMiCo 2014, Sevastopol, Crimea, Ukraine, Sept. 07 - 13, 2014, pp. 856-857.

4. G. Gonzalez. Microwave Transistor Amplifiers: Analysis & Design; Second Edition. 1997.

5. V.V. Elesin, G. N. Nazarova, and N. A. Usachev, "Design of passive elements for monolithic silicongermanium microwave ICs tolerant to ionizing radiation," Russian Microelectronics, vol. 39, no. 2, pp. 134-141, 2010.

6. Design of Multistage Low-Noise Amplifiers Using «Visual» CAD Tools / L.I. Babak, M.V. Cherkashin, F.I. Sheyerman, Yu.V. Fedorov // Microwave Symp. Digest (MTT), 2011 IEEE MTT-S Int. – Baltimore, MD. – 2011. – pp. 1–4.

7. A 1.5-V, 1.5-GHz CMOS Low Noise Amplifier // D.K. Shaeffer, T. H. Lee, IEEE J. Solid-State Circuits, vol. 32, №5, 1994, pp. 745–759.

8. Geometry and bias current optimization for SiGe HBT cascode low-noise amplifiers // Q. Liang, G. Niu, Cressler J.D., Taylor S., Haram, D.L., IEEE RFIC Symposium, 2002, pp. 407 – 410.

9. G. N. Nazarova, V. V. Elesin, A. Yu. Nikiforov, A. G. Kuznetsov, N. A. Usachev, D. M. Amburkin / The Circuit and Functional Blocks for Radiation-Hard Transceiver LSICs in SOI CMOS // Russian Microelectronics Vol. 45 No. 1, 2016. pp. 68-76.

REFERENCES:

1. Direct RF Sampling GNSS Receiver Design and Jitter Analysis / G. Lamontagne, R. Landry and A. Kouki // Positioning, Vol. 3 No. 4, 2012, pp. 46-61. doi: 10.4236/pos.2012.34007.

2. N.A.Usachev, V.V. Elesin, A.Y. Nikiforov, V. A. Telets / Behavioral approach to design universal UHF RFID reader transceiver ICs / Proc. 29th Int. Conf. on Microelectronics, MIEL 2014, 2014, pp. 405-408.

3. G.N. Nazarova, V.V. Elesin, A.Y. Nikiforov, A. G. Kuznetsov, N. A.Usachev, and G. V. Chukov, "Development perspectives for radiation-hard SHF transmit/receive LSI's for applications of SOI CMOS technology", in Proc. 24th Int. Crimean Conf. Microwave and Telecommunication Technology, CriMiCo 2014, Sevastopol, Crimea, Ukraine, Sept. 07 - 13, 2014, pp. 856-857.

4. G. Gonzalez. Microwave Transistor Amplifiers: Analysis & Design; Second Edition. 1997.

5. V.V. Elesin, G. N. Nazarova, and N. A. Usachev, "Design of passive elements for monolithic silicongermanium microwave ICs tolerant to ionizing radiation," Russian Microelectronics, vol. 39, no. 2, pp. 134-141, 2010.

6. Design of Multistage Low-Noise Amplifiers Using «Visual» CAD Tools / L.I. Babak, M.V. Cherkashin, F.I. Sheyerman, Yu.V. Fedorov // Microwave Symp. Digest (MTT), 2011 IEEE MTT-S Int. – Baltimore, MD. – 2011. – pp. 1–4.

7. A 1.5-V, 1.5-GHz CMOS Low Noise Amplifier // D.K. Shaeffer, T. H. Lee, IEEE J. Solid-State Circuits, vol. 32, №5, 1994, pp. 745–759.

8. Geometry and bias current optimization for SiGe HBT cascode low-noise amplifiers // Q. Liang, G. Niu, Cressler J.D., Taylor S., Haram, D.L., IEEE RFIC Symposium, 2002, pp. 407 – 410.

9. G. N. Nazarova, V. V. Elesin, A. Yu. Nikiforov, A. G. Kuznetsov, N. A. Usachev, D. M. Amburkin / The Circuit and Functional Blocks for Radiation-Hard Transceiver LSICs in SOI CMOS // Russian Microelectronics Vol. 45 No. 1, 2016. pp. 68-76.